

Dieser Kurs richtet sich an Entwickler, die ihre Schaltungen mit einer der Hardwarebeschreibungssprachen VHDL oder Verilog entwickeln und mit dem Synthesewerkzeug Precision RTL diese Schaltungen in ein FPGA umsetzen möchten.

## Inhalt

- Erklärung der Benutzeroberfläche
- Synthese von VHDL und Verilog Modellen
- Constraintmanagement
- Optimierung der Schaltung nach Flächen- bzw. Geschwindigkeitsvorgaben
- Umsetzung auf Technologien der Firma Xilinx
- Umsetzung auf Technologien der Firma Altera
- Starten der herstellerepezifischen Platzierungs- und Verdrahtungswerkzeuge

## Teilnehmer

- Entwickler, die ihre Schaltungen in einem FPGA realisieren möchten

## Voraussetzung

- Englisch Kenntnisse
- Grundkenntnisse der Sprache VHDL oder Verilog